

A new technique for accelerating routing information process in communication networks

Une nouvelle technique pour accélérer le processus de routage d'information dans les réseaux de communication

Ramzi Benaïcha* & Mahmoud Taïbi²

¹ L.E.R.I.C.A Laboratory, Badji Mokhtar Annaba University, Po Box 12, 23000, Annaba, Algeria.

² Automatic and Signals Laboratory (LASA), Badji Mokhtar Annaba University, Po Box 12, 23000, Annaba, Algeria.

Soumis le :05/05/2015

Révisé le :01/12/2015

Accépté le :08/12/2015

ملخص

إن حساب أقصر مسار بين زوج من أجهزة التوجيه هو مشكل هام في شبكات الاتصالات والكمبيوتر. كما أن حساب المسار في الوقت الحقيقي هو مفيد في جميع الحالات. وتشمل هذه العملية التوجيه للوصول إلى وجهتها، والتقليل من آثار الاصطدام مع العقبات. الأعمال السابقة في هذا الميدان والمتمثلة في البحث على أقصر طريق تقتصر على خوارزميات متسلسلة أو متوازية على هياكل للأغراض العامة. الباحثون يهتمون بشكل متزايد على الحلول المادية (FPGA). في هذا العمل نقترح نهجا لتنفيذ خوارزمية التوجيه التي هي فعالة مثل ديكسترا باستخدام بطاقة FPGA من نوع VIRTEX لتسريع عملية التوجيه ويستند هذا العمل على سرعة الأجهزة (FPGA). إن نتائج تنفيذ الخوارزمية في البطاقة FPGA من نوع VIRTEX 7 أنت واعدة.

الكلمات المفتاحية : WLAN، OSPF، خوارزمية ديكسترا، اللغة VHDL، بطاقة FPGA.

Abstract

The calculation of the shortest path between a pair of routers is an important problem in telecommunication and computer networks. The calculation of the path in real time is useful in a number of situations. These include a routing process that attempts to reach its destination and minimizing the effects of collision with obstacles. Previous works on the shortest path are limited to sequential and parallel algorithms on general-purpose architectures. Researchers are increasingly interested in hardware's solutions. In this work, we propose an approach for implementing a routing algorithm which is effective than Dijkstra using a FPGA development board Xilinx Virtex-type order accelerate the process of routing based on the speed of hardware (FPGA). The results of the implementation in an FPGA card Virtex7 are promising.

Key words: WLAN, OSPF, Dijkstra algorithm, Language VHDL, FPGA.

Résumé

Le calcul du plus court chemin entre une paire de routeurs est un problème important dans les réseaux de télécommunication et de l'informatique. Le calcul de la trajectoire en temps réel est utile dans un certain nombre de situations. Il s'agit notamment d'un processus de routage qui tente d'atteindre sa destination, et de minimiser les effets de collision avec des obstacles. Les travaux antérieurs sur le plus court chemin sont limités à des algorithmes séquentiels et parallèles sur les architectures à usage général. Les chercheurs sont de plus en plus intéressés par les solutions de matériel. Dans ce travail, nous proposons une approche pour mettre en œuvre un algorithme de routage qui est efficace que celui de Dijkstra, utilisant une carte de développement FPGA de type Virtex, pour accélérer le processus de routage, en se basant sur la vitesse du matériel (FPGA). Les résultats de l'implémentation de l'algorithme dans une carte FPGA Virtex 7 sont prometteurs.

Mot clés : WLAN, OSPF, Algorithme de Dijkstra, Langage VHDL, FPGA.

* Corresponding author: ramzibenaïcha23@gmail.com